

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-053534

(43)Date of publication of application : 05.03.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133
H04N 5/20

(21)Application number : 03-211149

(71)Applicant : SHARP CORP

(22)Date of filing : 22.08.1991

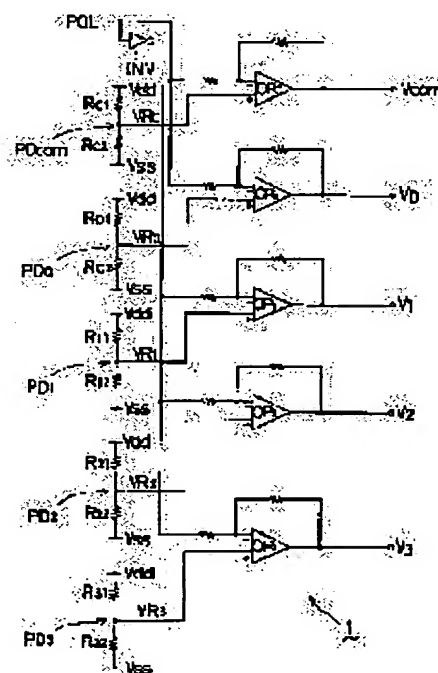
(72)Inventor : OKADA HISAO
YAMAMOTO YUJI
NISHITANI TADATSUGU
YANAGI TOSHIHIRO

(54) DRIVING CIRCUIT OF DISPLAY DEVICE

(57)Abstract:

PURPOSE: To decrease the extent of a DC component applied to a picture element and to reduce the deterioration of the picture element and the flickering of an image by adjusting a common electrode voltage applied to a common electrode and the center value of respective gradation voltages independently of each other.

CONSTITUTION: The center value of the output voltage V_{com} of an operational amplifier OPC deviates by a deviation from the center value of the output voltages V_0 – V_3 of other operational amplifiers OP0–OP3. At the timing of the positive voltage application of the voltage V_3 , a voltage V_3+ applied to the picture element is the sum of the voltage V_3 and deviation. The value of the deviation is determined by properly setting the values of output voltages V_{RC} and V_{R3} of resistance dividers. At the negative voltage timing of the voltage V_3 , on the other hand, a voltage V_3- applied to the picture element is the voltage obtained by subtracting the deviation from the voltage V_3 . For the purpose, the voltages V_3+ and V_3- are controlled by properly selecting resistance values so that no DC voltage is applied to the picture element, and the same transmissivity is obtained at the positive timing and negative timing.



LEGAL STATUS

[Date of request for examination] 07.07.1995

[Date of sending the examiner's decision of rejection] 14.05.1998

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

THIS PAGE BLANK (USPTO)

[Patent number]	2912480
[Date of registration]	09.04.1999
[Number of appeal against examiner's decision of rejection]	10-09170
[Date of requesting appeal against examiner's decision of rejection]	15.06.1998
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-53534

(43)公開日 平成5年(1993)3月5日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 C 3/36		7926-5G		
G 0 2 F 1/133	5 7 5	7820-2K		
H 0 4 N 5/20		8626-5C		

審査請求 未請求 請求項の数2(全12頁)

(21)出願番号 特願平3-211149

(22)出願日 平成3年(1991)8月22日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 岡田 久夫

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 山本 裕司

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(72)発明者 西谷 忠継

大阪市阿倍野区長池町22番22号 シャープ株式会社内

(74)代理人 弁理士 山本 秀策

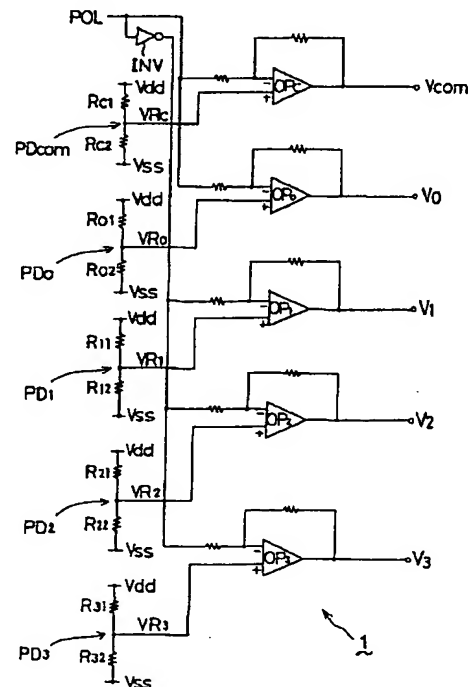
最終頁に続く

(54)【発明の名称】 表示装置の駆動回路

(57)【要約】

【構成】デジタル映像信号に基づいて交流駆動される表示装置の駆動回路に於いて、共通電極に印加される共通電極電圧 V_{com} 、各階調電圧 $V_0 \sim V_3$ の中心値をそれぞれ独立して調整可能とする。

【効果】絵素に印加される直流分の度合いが減少し、絵素の劣化、画像のちらつきが減少する。



1

【特許請求の範囲】

【請求項1】 デジタル映像信号が入力され、複数の絵素電極に共通の共通電極を有する表示装置の駆動回路であって、

それぞれ2つの電圧レベルを有する共通電極電圧及び複数の階調電圧を出力し、該共通電極電圧及び階調電圧のそれぞれを対応する2電圧レベルの間で交互に切り替える電圧供給手段、並びに入力デジタル映像信号に応じて該複数の階調電圧の何れかを選択して該複数の絵素電極側に送出し、該共通電極電圧を該共通電極側に送出する電圧選択手段を備え、

該電圧供給手段は、2電圧レベルの中央値が該複数の階調電圧の2電圧レベルの中央値とは異なっている共通電極電圧を出力する、表示装置の駆動回路。

【請求項2】 デジタル映像信号が入力される表示装置の駆動回路であって、

それぞれ2つの電圧レベルを有する複数の階調電圧を出力し、該階調電圧のそれぞれを該2電圧レベルの間で交互に切り替える電圧供給手段、及び入力デジタル映像信号に応じて該複数の階調電圧の何れかを選択し、送出する電圧選択手段を備え、

該電圧供給手段には、該複数の階調電圧のそれぞれの2電圧レベルを調整する階調電圧調整手段が設けられている、

表示装置の駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は映像信号がデジタルで与えられる表示装置の駆動回路に関し、特に交流駆動を必要とするもの、即ち、表示画面を構成する絵素が、直流電圧が印加されると劣化ないしは破壊される恐れのある表示装置、例えば液晶表示装置等の駆動回路に関する。

【0002】

【従来の技術】 本発明は、映像信号がデジタルで与えられ、交流駆動される表示装置の駆動回路に適用され得るものであるが、ここでは、その代表としてTFT液晶表示装置を例として説明する。

【0003】 映像信号がデジタルで与えられるTFT液晶表示装置のソースドライバとしては、図6に示すような駆動回路が用いられる。尚、ここでは簡単の為、映像信号データは2ビットで構成されているものとする。即ち、映像信号データは、0～3の4つの値を持ち、それぞれの値に対応して、電圧供給部1から供給される階調用電圧 $V_0 \sim V_3$ が選択されて出力となる。図7は、そのうち第 n 番目の出力に対応した部分を示すものであり、この回路は、映像信号データの各ビット(D_0 、 D_1)毎に設けられた第1段目のDフリップフロップ(サンプリングフリップフロップ) M_{SNP} 及び第2段目のフリップフロップ(ホールドフリップフロップ) M_H 、1個のデ

2

コードDEC、それに4種の階調電圧 $V_0 \sim V_3$ とソースライン O_n との間に各々設けられたアナログスイッチ $ASW_0 \sim ASW_3$ により構成される。なお、デジタル映像像号データのサンプリングは、Dフリップフロップ以外にも種々のものを用いることができる。

【0004】 このデジタルソースドライバは次のように動作する。映像信号データ D_0 、 D_1 は第 n 番目の絵素に対応するサンプリングパルス T_{SNPn} の立ち上がり時点でサンプリングフリップフロップ M_{SNP} に取り込まれて、そこで保持される。1水平期間のサンプリングが終了した時点で出力パルス O_E がホールドフリップフロップ M_H に与えられ、サンプリングフリップフロップ M_{SNP} に保持されていた映像信号データ D_0 、 D_1 はホールドフリップフロップ M_H に取り込まれると共にデコードDECに出力される。デコードDECはこの2ビットの映像信号データ(D_0 、 D_1)をデコードし、その値(0～3)に応じてアナログスイッチ $ASW_0 \sim ASW_3$ のいずれか1個を導通として、4種の階調電圧 $V_0 \sim V_3$ のいずれかをソースライン O_n に出力する。

【0005】 図8に、階調電圧 $V_0 \sim V_3$ 及び、液晶パネルの共通電極に加えられる共通電極電圧 V_{com} の電圧波形を示す。尚、階調電圧は $V_0 \sim V_3$ の順で絵素に印加される電圧が高くなるものとする(即ち、 $|V_0 - V_{com}| < |V_1 - V_{com}| < |V_2 - V_{com}| < |V_3 - V_{com}|$ 、この関係は逆であっても良い)。図示のように、各電圧 $V_0 \sim V_3$ 及び V_{com} は、1出力期間ごとに反転する信号POLと同期して2つの電圧レベルの間を交互に変化している。また、各電圧レベルは、ある適当な電圧(中心電圧) V_H に対して対称となるように定められている。

【0006】 図9に電圧 V_{com} が印加される共通電極から見た階調電圧 $V_0 \sim V_3$ を示す。ある絵素を考えると、その絵素がゲートドライバ(走査用ドライバ)によって選択されている間の図9の電圧でその絵素が充電されることになる。今仮に、その時が図示の正(共通電極電圧 V_{com} よりも高い)のタイミングであるとする、次にその絵素が選択されるタイミングでは、図示の負(共通電極電圧 V_{com} よりも低い)のタイミングとなるように制御を行えばよい。このように制御することによって、絵素には、1表示期間毎に正負の間を変化する電圧、即ち、交流電圧を与えることができ、絵素に平均値としての直流電圧がかかるのを防止できる。

【0007】

【発明が解決しようとする課題】 以上説明した従来の技術では、確かに理想状態においては、絵素への直流印加が防止できる筈である。しかるに、現実の液晶表示装置においては、液晶パネルの駆動端子の入力電圧となる階調電圧 $V_0 \sim V_3$ 及び共通電極電圧 V_{com} と、実際にパネル内部の絵素そのものにかかる電圧との間には、差が生じてしまう。

【0008】 この差が生じる理由を以下に説明する。図

3

12に絵素容量 C_{LC} と補助容量 C_s とが共通電極COMに並列に接続されている構成の絵素部の透過回路を示す。図中の C_{gd} はTFT10のゲートドレイン間の寄生容量である。いま、ゲートライン O_n がハイ(V_{GH})となつてTFT10がオンして、ソースライン O_s の電圧 V_s が絵素に印加された場合には、各容量に充電される*

$$(C_{LC} + C_s + C_{gd}) \cdot V_s = \text{const} + C_{gd} \cdot V_{GH} \quad (\text{式1})$$

が得られる。

【0009】一方、ゲートライン O_n がロー(V_{GL})となつてTFT10がオフしている場合には、その時の各容量に充電される電荷を図14に示すように q_1' 、

q_2' 、 q_3' とすると、

$$(C_{LC} + C_s + C_{gd}) \cdot V_s' = \text{const} + C_{gd} \cdot V_{GL} \quad (\text{式2})$$

が得られる。

$$V_s - V_s' = C_{gd} \cdot (V_{GH} - V_{GL}) / (C_{LC} + C_s + C_{gd}) \quad (\text{式3})$$

となる。

【0011】このように、ゲートライン O_n がハイ(V_{GH})の期間に絵素は電圧 V_s に充電され、TFT10がオフになった後は、絵素の電圧は V_s' に変化し、その差が(式3)で表されることが判る。実際に絵素を駆動するのは電圧 V_s' であるので、上述の差が生ずることになる。

【0012】この差が、一般には、パネルの駆動端子から見た液晶パネルの正負のタイミングでの特性の違いとして観測される。従つて、図8の駆動では、現実のパネルにおいては、絵素に多少なりとも直流電圧が印加されてしまうことになる。

【0013】絵素にかかる正負の電圧レベルが異なると、たとえ表示装置の劣化破壊にまでは至らなくとも正負のタイミングでの絵素の特性(液晶の場合には透過率)が異なってしまう。この場合の具体的な症状としては、映像のちらつき(フリッカ)を生じる。

【0014】また、絵素にかかる直流電圧は、表示装置の劣化の原因となるのみならず、静止映像を表示した後、画像を消しても暫くの間は前の画像が残るといういわゆる静止画残像の問題をもたらす。これは、コンピュータ用の端末表示装置等の様に、静止画表示がむしろ主体となる表示装置に於いては、大きな問題となる。

【0015】本発明の目的は、絵素に印加される直流電圧の度合いが少なく、表示特性が良好な表示装置の駆動回路を提供することにある。

【0016】

【課題を解決するための手段】本発明の駆動回路は、デジタル映像信号が入力され、複数の絵素電極に共通の共通電極を有する表示装置の駆動回路であつて、それぞれ2つの電圧レベルを有する共通電極電圧及び複数の階調電圧を出力し、該共通電極電圧及び階調電圧のそれぞれを対応する2電圧レベルの間で交互に切り替える電圧供給手段、並びに入力デジタル映像信号に応じて該複数の階調電圧の何れかを選択して該複数の絵素電極側に送出☆50

4

*電荷を図13に示すように q_1 、 q_2 、 q_3 とすると、

$$q_1 + q_2 + q_3 = \text{const}$$

$$q_1 / C_{LC} = q_2 / C_s = V_s$$

$$q_3 = C_{gd} \cdot (V_s - V_{GH})$$

となる。これらの式より

$$\ast q_1' + q_2' + q_3' = \text{const}$$

$$q_1' / C_{LC} = q_2' / C_s = V_s'$$

$$q_3' = C_{gd} \cdot (V_s' - V_{GL})$$

となる。これらの式より

★ ★【0010】(式1)及び(式2)より、

☆し、該共通電極電圧を該共通電極側に送出する電圧選択手段を備え、該電圧供給手段は、2電圧レベルの中央値が該複数の階調電圧の2電圧レベルの中央値とは異なっている共通電極電圧を出力するようにされており、そのことにより上記目的が達成される。

【0017】前記電圧供給手段には、該複数の階調電圧のそれぞれの2電圧レベルを調整する階調電圧調整手段が設けられているのが好ましい。

【0018】また、本発明の他の駆動回路は、デジタル映像信号が入力される表示装置の駆動回路であつて、それぞれ2つの電圧レベルを有する複数の階調電圧を出力し、該階調電圧のそれぞれを該2電圧レベルの間で交互に切り替える電圧供給手段、及び入力デジタル映像信号に応じて該複数の階調電圧の何れかを選択し、送出する電圧選択手段を備え、該電圧供給手段には、該複数の階調電圧のそれぞれの2電圧レベルを調整する階調電圧調整手段が設けられている。

【0019】前記階調電圧調整手段は、複数の階調電圧のそれぞれの2電圧レベルの中間値を調整することによって2電圧レベルを調整するのが好ましい。

【0020】

【実施例】本発明を実施例について以下に説明する。

【0021】液晶表示装置に用いられる液晶パネルの透過率と、印加された正負の電圧との間の関係の一例を図10に示す。図10では、負電圧に対しての電圧の絶対値と透過率との関係が直線で表されるように電圧軸を定めている。図10中の V_N^+ と V_N^- はそれぞれ正電圧印加時及び負電圧印加時に於いて同一の透過率を得るために必要な共通電極電圧 V_{com} と階調電圧 V_N (説明の例では N は0及び3)との間の電圧の絶対値を表しており、 ΔV_N は電圧(絶対値) V_N^+ と電圧(絶対値) V_N^- との間の差を表している。

【0022】図11に、負電圧印加時の入力電圧の絶対値を横軸に、 ΔV を縦軸にとった時のグラフを示す。図11は、同一の透過率を得るためには、正電圧印加時に

5

は、負電圧印加時の入力電圧の絶対値に対して、縦軸の値を加えた電圧を印加する必要があることを示している。N=3の場合（即ち、階調電圧 V_3 の場合）を例としてより詳細に説明する。今、液晶パネルを図11の電圧波形で駆動した場合を考える。この場合の共通電極電圧 V_{com} と階調電圧 V_3 との間の電圧の絶対値が図10に V_3 として示す電圧であるとする。この場合には、前述のように正電圧印加時と負電圧印加時とは液晶パネルの絵素に加わる電圧に差が生ずるので、図10の Δt_3 で示す透過率の差が正電圧印加と負電圧印加のタイミン

10 グで発生することになる。
【0023】本発明の第1の実施例では、共通電極電圧 V_{com} を調整することによって、図10の ΔV を補償しようと言うものである。図2に階調電圧 V_3 と調整後の共通電極電圧 V_{com} の電圧波形を示す。図示のように、共通電極電圧 V_{com} の中心値を VM からずらす事により、正のタイミング時の電圧を、負のタイミング時の電圧より、 ΔV_3 だけ高くなる様に調整する事ができる。即ち、図5の V_3+ と V_3- の電圧を液晶パネルの駆動端子に与える事が可能となる。

【0024】本発明の第1の実施例に於ける電圧供給部1を図1に示す。本実施例は、共通電極電圧 V_{com} を発生するための演算増幅器 OP_c 、並びにそれぞれ階調電圧 $V_0 \sim V_3$ を発生するための演算増幅器 $OP_0 \sim OP_3$ を備えている。演算増幅器 OP_c 、 OP_0 及び OP_1 の反転入力には信号 POL が与えられており、演算増幅器 OP_2 及び OP_3 の反転入力には信号 POL がインバータ INV を介して与えられている。各演算増幅器 OP_c 、及び $OP_0 \sim OP_3$ の非反転入力には抵抗分圧器 PD_c 、及び $PD_0 \sim PD_3$ の出力がそれぞれ与えられている。このよ

30 うな構成の各演算増幅器 OP_c 及び $OP_0 \sim OP_3$ からは、それぞれの非反転入力の印加電圧を中央値として信号 POL と同期して振動する電圧 V_{com} 及び $V_0 \sim V_3$ が出力される。但し、電圧 V_{com} 、 V_0 及び V_1 と電圧 V_2 及び V_3 とは互いに逆位相となっている。これらの電圧の振幅値は各演算増幅器の増幅率によって定まる。
【0025】各抵抗分圧器 PD_c 、及び $PD_0 \sim PD_3$ は2個の固定抵抗で構成されており、一方の抵抗の一端は+電位の電源 V_{dd} に接続され、他方の抵抗の一端はグラ

6
【0026】従って、各抵抗分圧器の出力電圧 VR_c 、 $VR_0 \sim VR_3$ の値は、それぞれの両固定抵抗の抵抗比を適宜に設定しておくことにより決定される。本実施例では、

$$R_{c2}/R_{c1} < R_{02}/R_{01} = R_{12}/R_{11} = R_{22}/R_{21} = R_{32}/R_{31}$$

としているので、

$$VR_c < VR_0 = VR_1 = VR_2 = VR_3$$

となる。

【0027】それ故、図2に示すように、演算増幅器 OP_c の出力電圧 V_{com} の中心値 VM_{com} は、他の演算増幅器 $OP_0 \sim OP_3$ の出力電圧 $V_0 \sim V_3$ の中心値 VM より偏差 ΔVM だけ低電圧側にずれる。尚、図2では、図示を簡単にするために電圧 V_{com} 及び電圧 V_3 のみを示している。電圧 V_3 の正電圧印加（即ち、電圧 V_{com} の負電圧印加）のタイミングでは、絵素に印加される電圧 V_3^+ は電圧 V_3 に偏差 ΔVM を加えたものになる。この偏差 ΔVM の値は抵抗分圧器の出力電圧 VR_c 及び VR_3 の値（即ち、各抵抗分圧器の両固定抵抗の値）を適宜に設定することにより決定できる。反対に、電圧 V_3 の負電圧印加（即ち、電圧 V_{com} の正電圧印加）のタイミングでは、絵素に印加される電圧 V_3^- は電圧 V_3 から偏差 ΔVM を減じたものになる。従って、抵抗値を適宜に選択して電圧 V_3^+ 及び V_3^- を絵素に直流電圧が印加されないようにし、正負のタイミングで透過率が同じになるようにすることができる。尚、他の電圧 $V_0 \sim V_2$ に基づいて絵素に印加される電圧についても同様に偏差 ΔVM だけ修正が施され、直流電圧の印加が防止される。尚、偏差 ΔVM は図11のライン L_0 とライン L_3 との間の最も適切な値となるようにされる。

【0028】本発明の第2の実施例に於ける電圧供給部1を図3に示す。この第2の実施例では、第1の実施例に於ける抵抗分圧器 PD_{com} に代えてポテンショメータ PM_{com} が設けられている。この構成によれば、演算増幅器 OP_c の非反転入力に与えられるポテンショメータ PM_{com} の出力電圧 VR_{com} の値は適宜に調整できる。従って、偏差 ΔVM の値も調整可能となるので、表示装置毎の表示特性に応じて偏差 ΔVM の値を調整することができる。

40 【0029】本発明の第3の実施例に於ける電圧供給部を図4に示す。この第3の実施例では、第1の実施例に於ける抵抗分圧器 $PD_0 \sim PD_3$ に代えてポテンショメータ $PM_0 \sim PM_3$ がそれぞれ設けられている。演算増幅器 $OP_0 \sim OP_3$ の非反転入力に与えられるポテンショメータ $PM_0 \sim PM_3$ の出力電圧 $VR_0 \sim VR_3$ をそれぞれ独立して調整することができる。この構成によれば、階調電圧 $V_0 \sim V_3$ のそれぞれに対する偏差 ΔVM の値を独立して調整することができる。従って、全ての階調電圧を独立に調整でき、全ての階調に於いて最適の表示特性を得ることができる。

50

7

【0030】上述の第2の実施例と第3の実施例とを組み合わせ、第1の実施例に於ける全ての抵抗分圧器 P_{Dc} 、及び $P_{D0} \sim P_{D3}$ をポテンショメータに置き換える構成とすることもできる。この実施例の場合には、共通電極電圧 V_{com} 及び階調電圧 $V_0 \sim V_3$ のそれぞれを独立して調整することが可能となる。

【0031】上述の各実施例に於ける演算増幅器 OP 、及び $OP_0 \sim OP_3$ の構成を図5に示すような構成とすることもできる。この構成では、演算増幅器 OP の出力を、2個のトランジスタ Q_1 及び Q_2 を用いた双方向の電流増幅回路 AM により増幅している。従って、この構成を上述の各実施例に適用して電流増幅回路 AM の出力を各共通電極電圧又は階調電圧とすれば、同様の効果が得られる。この構成によれば、演算増幅器 OP の電流容量としてはトランジスタ Q_1 及び Q_2 を駆動するのに充分であればよい。それ故、電流容量の小さい演算増幅器を使用することが可能となる。

【0032】

【発明の効果】本発明によれば、絵素に印加される直流成分の度合いを小さくすることができる。

【0033】絵素にかかる正負の電圧レベルが異なると、たとえパネルの劣化破壊にまでは至らなくとも前述のように正負のタイミングでの透過率が異なってしまう、具体的な症状としては、映像のちらつき（フリッカ）を生じる。本発明によって、映像のちらつきを大幅に少なくする事ができる。

【0034】尚、このちらつきを階調毎に観測して電圧調整手段を調整することもできる。この場合、表示装置の画面に表示するパターンは階調毎に異ならせて、その階調に於いてちらつきが最も顕著となるパターンを使用するのが好ましい。

【0035】絵素にかかる直流電圧は、液晶の劣化の原因となるのみならず、静止映像を表示した後、映像を消してもしばらく前の映像が残るといういわゆる静止画残像の問題をもたらす。これは、コンピュータ等の様に、静止画表示がむしろ主体となる装置の表示装置としては、大きな問題となる。本発明によって、この静止画残

8

像を大幅に少なくする事ができる。

【0036】以上のように、本発明によって、液晶表示装置の正負における特性差を補正して、信頼性、及び表示品位を補正前と比べて、はるかに向上させた表示装置が実現できる。即ち、本発明によって、得られる効果はきわめて大きい。

【図面の簡単な説明】

【図1】本発明の第1の実施例に於ける電圧供給部の回路図である。

【図2】第1の実施例に於いて共通電極電圧を調整した場合の階調電圧との関係を示す図である。

【図3】本発明の第2の実施例に於ける電圧供給部の回路図である。

【図4】本発明の第3の実施例に於ける電圧供給部の回路図である。

【図5】本発明の更に他の実施例に於ける電圧供給部の増幅器の構成を示す回路図である。

【図6】液晶表示装置の駆動回路の構成を示すブロック図である。

【図7】図6の駆動回路の一部を示すブロック図である。

【図8】共通電極電圧と各階調電圧を示す図である。

【図9】共通電極から見た各階調電圧を示す図である。

【図10】液晶の正電圧印加時と負電圧印加時の透過率を示す図である。

【図11】負電圧印加時の透過率の差と印加電圧との関係を示す図である。

【図12】絵素近傍の等価回路を示す図である。

【図13】TFTがオンになった時の絵素近傍の等価回路を示す図である。

【図14】TFTがオフになった時の絵素近傍の等価回路を示す図である。

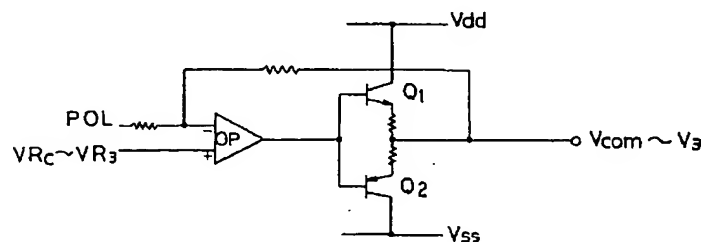
【符号の説明】

1 電圧供給部

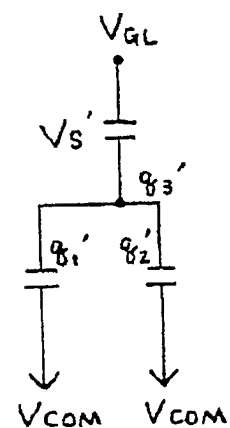
V_{com} 共通電極電圧

$V_0 \sim V_3$ 階調電圧

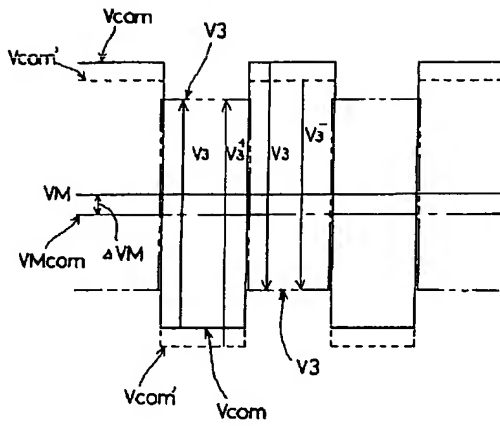
【図5】



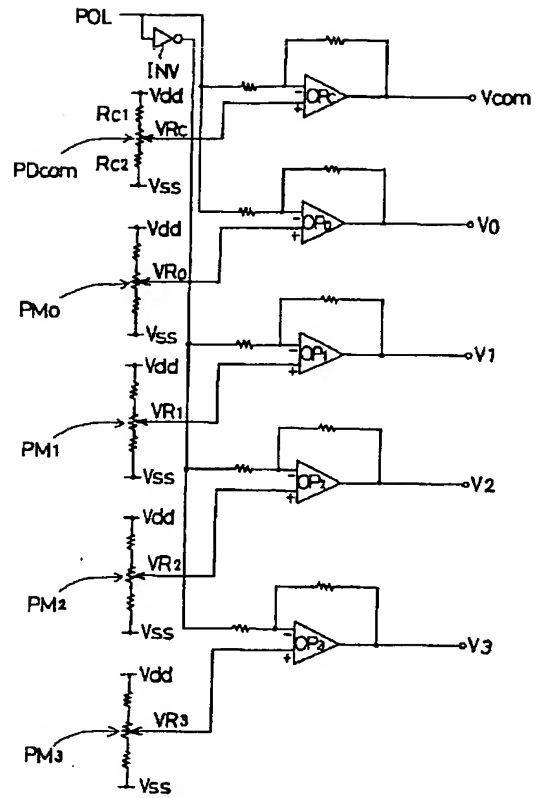
【図14】



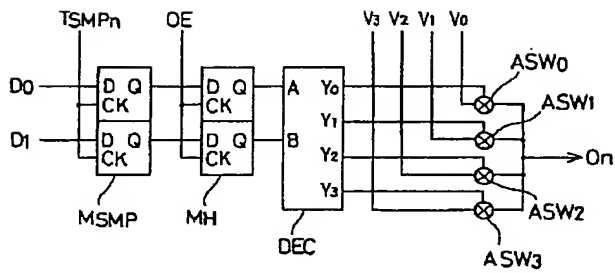
【 図 2 】



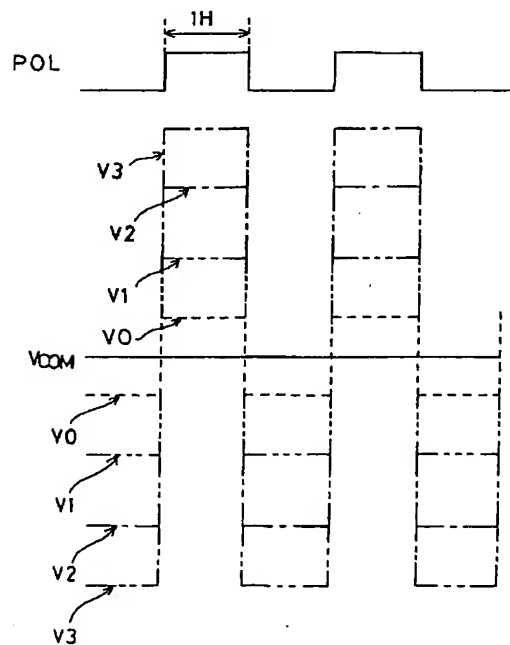
【 図 4 】



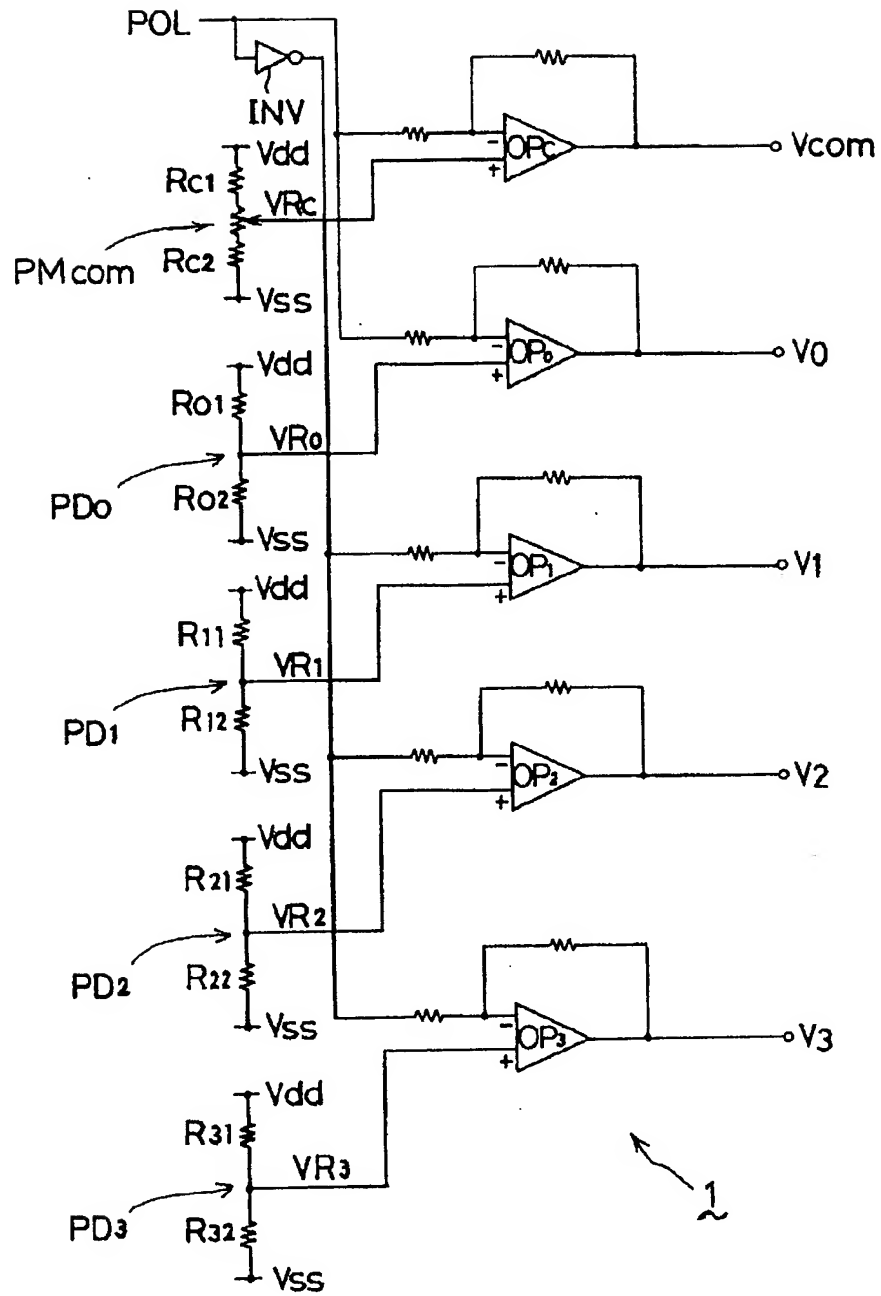
【 図 7 】



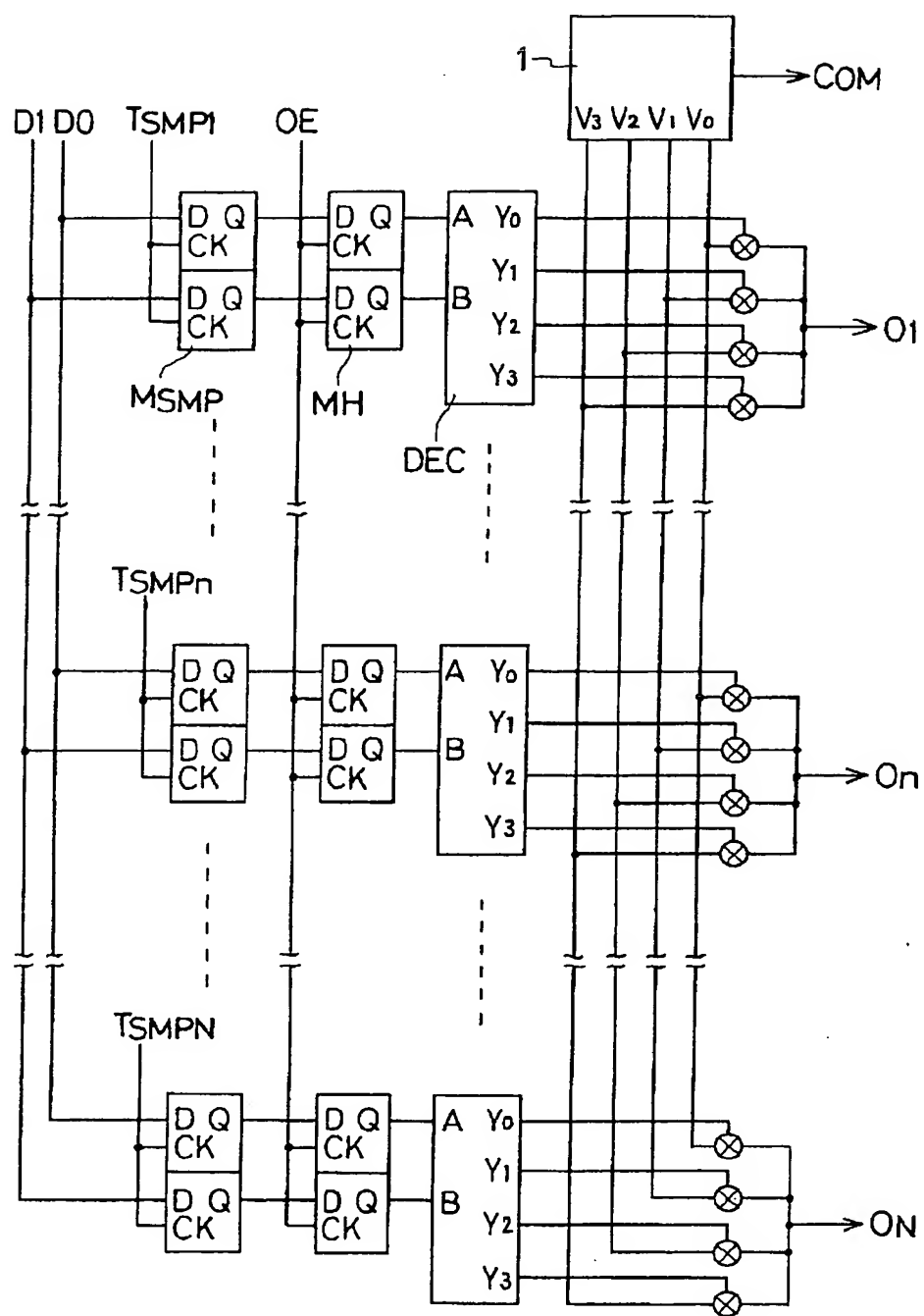
【 図 9 】



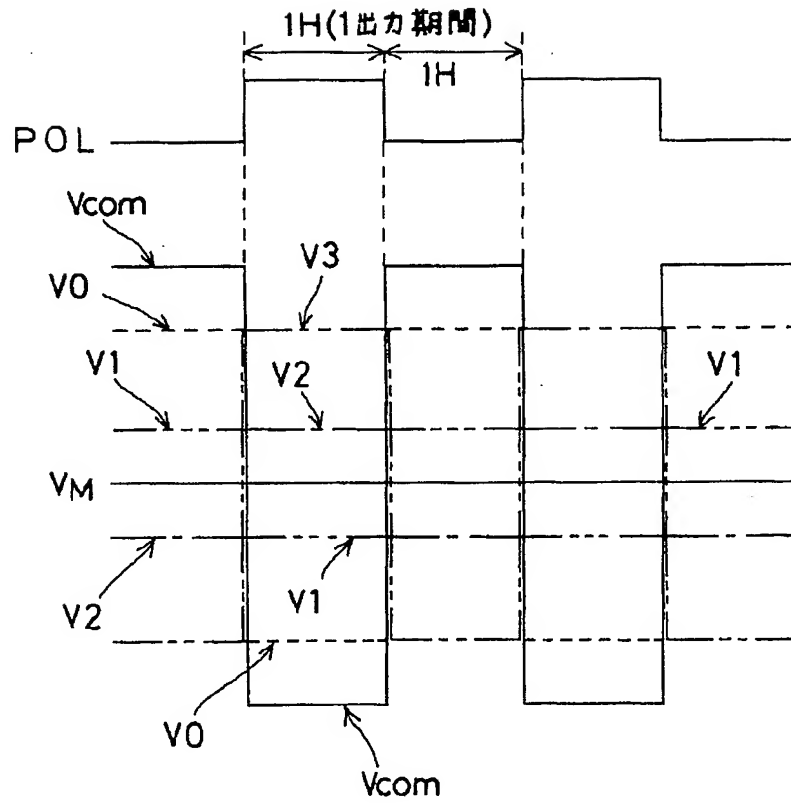
【図3】



【図6】

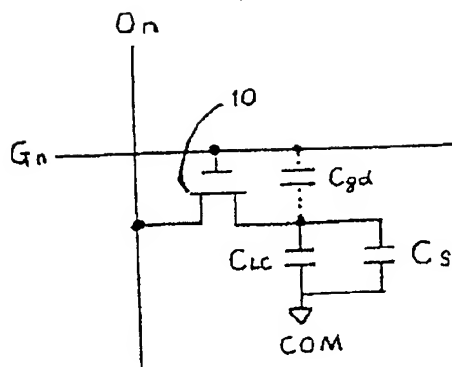


【図8】

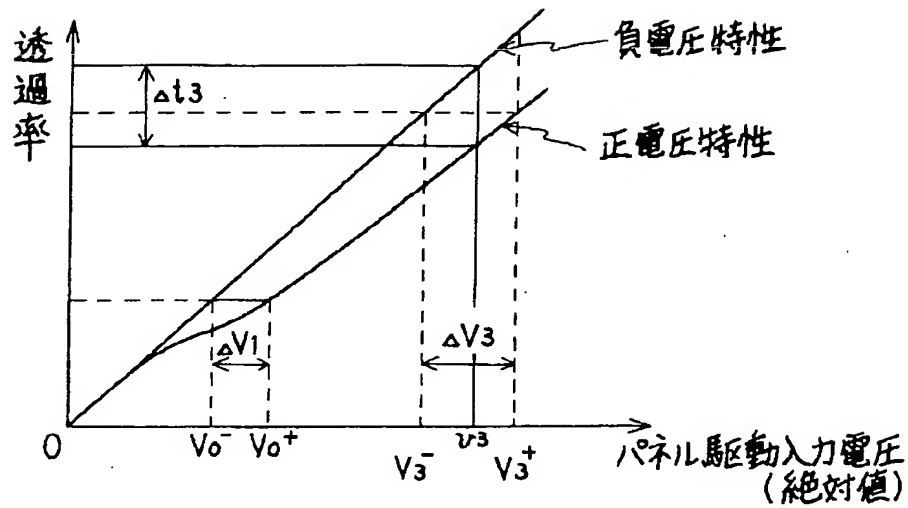


V0 : -----
 V1 : -----
 V2 : -----
 V3 : -----

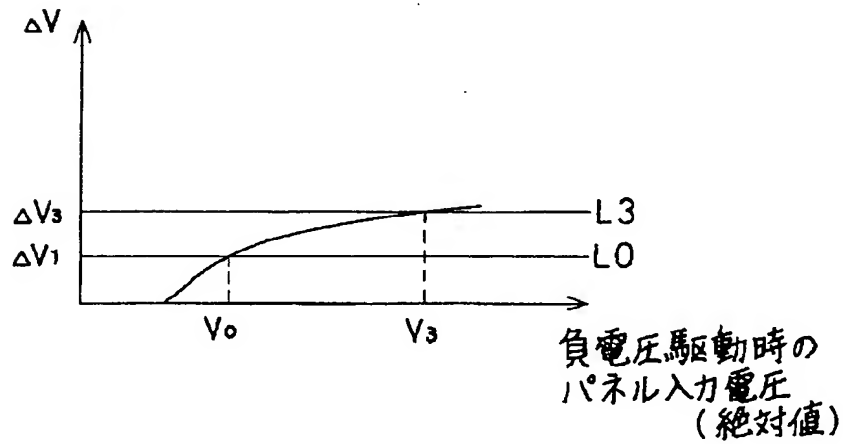
【図12】



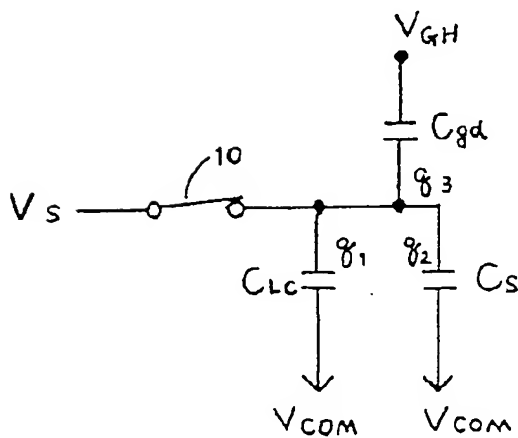
【図10】



【図11】



【図13】



フロントページの続き

(72)発明者 柳 俊洋
大阪市阿倍野区長池町22番22号 シヤープ
株式会社内